

Simulación del cache

Desarrollar un programa que pueda simular cualquier configuración de cache que cumpla con las siguientes especificaciones:

- 1- opciones de asociatividad:
 - a) Direct mapped
 - b) fully associative
 - c) N-way associative
- 2- opciones de mecanismos de reemplazo:
 - a) LRU
 - b) FIFO
 - c) Optimo
- 3- cualquier tamaño de cache en número de bloques (2^n)
- 4- bloques de 4 words
- 5- asumir memoria arquitectural es de 2^{32} words (32 bits)
- 6- El input del simulador será un archivo con números enteros que representan una secuencia de accesos a localizaciones de memoria. Estos números están separados por espacios en blanco o fin de párrafos. Cada número representa una localización de memoria. La cantidad de números en el archivo es

Ejemplo de ocho localizaciones:

```
2345 24 33111
233
9800 15
87654 0
```

- 7- El output del simulador será el número de hits para cada configuración de cache.
- 8- El programa debe permitir especificar diferentes configuraciones de caches a la misma vez.
Por ejemplo se podría especificar caches de tamaños de 128 bloques a 1024 bloques, tres mecanismos de reemplazo y asociatividades direct mapped, fully associative y 4-way associative. Este ejemplo produciría resultados para 36 configuraciones de cache.