

Descripción del proyecto¹ de INEL4207 Electrónica Digital - Modificado el 22 de octubre de 2012

El proyecto consiste en el diseño y simulación usando *SPICE* de un circuito capaz de sumar o restar dos números binarios de 4 *bits*, similar al circuito mostrado en la figura 4-13 del libro *Digital Design*, escrito por M. Moris Mano y Michael D. Ciletti. Trabajarán en grupos de tres estudiantes que diseñarán el circuito a nivel de transistor y lo simularán para confirmar que opera correctamente. Específicamente, deben

1. diseñar el circuito usando compuertas *CMOS*,
2. diseñar las compuertas requeridas usando transistores,
3. simular el circuito usando *SPICE* para verificar que el circuito produce resultados correctos,
4. analizar el circuito y utilizar simulaciones para determinar la frecuencia máxima de operación y el consumo de potencia.

Sus simulaciones deben utilizar el modelo de *SPICE* de nivel 3 (*Spice level 3 mosfet model*) con los parámetros especificados a continuación. Debe usar valores típicos para los parámetros que no se especifican. Todas las simulaciones deben usar transistores para representar los circuitos. Las compuertas deben

1. ser tipo *CMOS*,
2. basarse en un inversor que utilice $V_{DD} = 5V$, transistores con $V_{tn,0} = -V_{tp,0} = 1V$, $\gamma = 0.5\sqrt{V}$ y $2\phi_F = 0.6V$, y que muestre un tiempo de propagación de aproximadamente $20ps$ cuando la capacitancia de la carga esta determinada por los parámetros descritos en el ejemplo 14.6 del libro de texto. El inversor debe ademas ocupar un área mínima utilizando transistores con ancho y largo mínimos iguales a $0.75\mu m$ y $0.5\mu m$, respectivamente, tanto para mosfets tipo *n* como *p*.

Cada grupo de estudiantes debe entregar un reporte que presente el procedimiento de diseño y resuma los resultados de las simulaciones. El reporte debe reflejar su habilidad para diseñar y conducir experimentos de computadoras y de analizar los resultados obtenidos. El reporte debe incluir lo siguiente:

1. Página con título, nombre y numero de estudiante de los integrantes del grupo.
2. Diseño del sumador
3. Compuertas
 - a) Diseño.
 - b) Estimado del tiempo de propagación y de la potencia disipada.
 - c) Resultados de la simulación.
 - d) Discusión de los resultados, incluyendo comparación del tiempo de propagación y la potencia disipada.
4. Simulación del sumador-restador para confirmar que opera correctamente. Discusión de los resultados.
5. Estimado de la frecuencia máxima a la cual el circuito puede operar para la carga capacitiva descrita en el ejemplo 14.6 del libro de texto. Confirmación del calculo usando simulaciones. Explicación de las diferencias entre el estimado y la simulación.
6. Calculo de la frecuencia máxima a la cual el circuito puede operar si el tamaño de los transistores se duplica. Confirmación del calculo usando simulaciones. Explicación de las diferencias entre el estimado y la simulación.
7. Estimado del consumo total de potencia del circuito. Confirmación del calculo usando simulaciones. Explicación de las diferencias entre el estimado y la simulación.
8. Referencias

El reporte deberá ser entregado en o antes del **30 de octubre del 2012** para obtener credito completo. Deberá entregarse electrónicamente utilizando el mecanismo provisto en la pagina del curso para este proposito.

¹Este documento podrá ser modificado para corregir errores, introducir mejoras, etc. De existir modificaciones, las mismas serán distribuidas a través de la lista de correo electrónico del curso.